

U.S. PTO  
09/942101  
08/30/01

Docket No.: 50212-270

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of :  
Yoshi NISHIBAYASHI, et al. :  
Serial No.: Group Art Unit:  
Filed: August 30, 2001 Examiner:  
For: METHOD OF MANUFACTURING ELECTRON-EMITTING ELEMENT AND  
ELELCTRONIC DEVICE

CLAIM OF PRIORITY AND  
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT

Commissioner for Patents  
Washington, DC 20231

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claim the priority of:

**Japanese Patent Application No. 2000-264374, filed August 31, 2000**

cited in the Declaration of the present application. A Certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY

  
Arthur J. Steiner  
Registration No. 26,106

600 13<sup>th</sup> Street, N.W.  
Washington, DC 20005-3096  
(202) 756-8000 AJS:prp  
**Date: August 30, 2001**  
Facsimile: (202) 756-8087

50212-270  
NISHIBAYASHI et al.  
August 30, 2001

日本国特許庁  
JAPAN PATENT OFFICE

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日  
Date of Application:

2000年 8月31日

101  
U.S. PTO  
94/02746  
JC986 07/09/01  
08/30/01

出願番号  
Application Number:

特願2000-264374

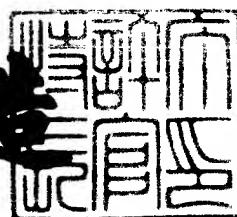
出願人  
Applicant(s):

財団法人ファインセラミックスセンター  
住友電気工業株式会社

2001年 5月11日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



出証番号 出証特2001-3039421

【書類名】 特許願  
【整理番号】 100I0153  
【提出日】 平成12年 8月31日  
【あて先】 特許庁長官殿  
【国際特許分類】 C01B 31/06  
H01J 9/02

【発明者】

【住所又は居所】 大阪府吹田市山田丘2番1号 大阪大学内  
【氏名】 西林 良樹

【発明者】

【住所又は居所】 大阪府吹田市山田丘2番1号 大阪大学内  
【氏名】 安藤 豊

【発明者】

【住所又は居所】 兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式  
会社 伊丹製作所内  
【氏名】 目黒 貴一

【発明者】

【住所又は居所】 兵庫県伊丹市昆陽北一丁目1番1号 住友電気工業株式  
会社 伊丹製作所内  
【氏名】 今井 貴浩

【特許出願人】

【識別番号】 000173522  
【氏名又は名称】 財団法人ファインセラミックスセンター  
【代表者】 佐波 正一

【特許出願人】

【識別番号】 000002130  
【氏名又は名称】 住友電気工業株式会社  
【代表者】 岡山 紀男

【代理人】

【識別番号】 100088155

【弁理士】

【氏名又は名称】 長谷川 芳樹

【選任した代理人】

【識別番号】 100089978

【弁理士】

【氏名又は名称】 塩田 辰也

【選任した代理人】

【識別番号】 100092657

【弁理士】

【氏名又は名称】 寺崎 史朗

【選任した代理人】

【識別番号】 100110582

【弁理士】

【氏名又は名称】 柴田 昌聰

【選任した代理人】

【識別番号】 100108213

【弁理士】

【氏名又は名称】 阿部 豊隆

【手数料の表示】

【予納台帳番号】 014708

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0001754

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子放出素子の製造方法及び電子デバイス

【特許請求の範囲】

【請求項1】 ダイヤモンドから電子を放出させる電子放出素子の製造方法において、

ダイヤモンド基板にダイヤモンドの柱状体を形成する第1ステップと、前記柱状体にエッチング処理を施して、基台部と当該基台部よりも先端側に位置して前記電子が放出される尖鋭部とを有する電子放出部を形成する第2ステップと、

を含むことを特徴とする電子放出素子の製造方法。

【請求項2】 前記第2ステップの前記エッチングは、プラズマエッチングであることを特徴とする請求項1記載の電子放出素子の製造方法。

【請求項3】 前記第2ステップにおいて、前記ダイヤモンド基板の前記柱状体が形成された部分以外をマスクし、前記柱状体に反応性イオンエッチングを施すことを特徴とする請求項1記載の電子放出素子の製造方法。

【請求項4】 前記第1ステップにおいて、前記ダイヤモンド基板の表面に円形のマスク部を形成した後に前記ダイヤモンド基板にエッチングを施すことで前記柱状体を形成し、

前記第2ステップにおいて、前記第1ステップの前記エッチングと比較して縦方向に対する横方向のエッチング速度の割合が高いエッチングを前記柱状体に施して前記電子放出部を形成することを特徴とする請求項1記載の電子放出素子の製造方法。

【請求項5】 ダイヤモンドから電子を放出させる電子放出素子の製造方法において、

ダイヤモンド基板にダイヤモンドの柱状体を形成する第1ステップと、前記柱状体にダイヤモンド合成処理を施して、基台部、前記電子が放出される尖鋭部、及び、前記基台部と前記尖鋭部との間に位置する柱状の中間部を有する電子放出部を形成する第2ステップと、

を含むことを特徴とする電子放出素子の製造方法。

【請求項6】 請求項1～請求項5のうち何れか一項記載の電子放出素子の製造方法によって製造された電子放出素子と、

前記尖銳部と対向配置されると共に前記電子放出素子との間に電圧が印加される電子引出電極と、

を備えることを特徴とする電子デバイス。

【請求項7】 前記電子放出素子の前記基台部の周囲に設けられた金属製のゲート電極と、

前記ゲート電極に電圧を印加する電源と、

を備えることを特徴とする請求項6記載の電子デバイス。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子銃、電子管、真空管、フィールド・エミッション・ディスプレイ（FED）等に応用可能な電子放出素子の製造方法及び電子デバイスに関するものである。

【0002】

【従来の技術】

近年の半導体技術の微細加工の進展と共に、真空マイクロエレクトロニクスの分野が急速に発展している。中でも、表示機能を有する次世代の電子デバイスの一つとして、フィールド・エミッション・ディスプレイ（FED）が着目されている。これは、FEDが従来のCRTディスプレイと異なり、電界放出型の電子放出素子として機能する微小電極が2次元状に配列されていることから、電子の偏向・収束が原則不要となってディスプレイの薄型化・平坦化が図れるためである。

【0003】

そして、このようなFEDの微小電極に用いられる材料として、ダイヤモンドが脚光を浴びている。これは、ダイヤモンドには電子親和力が負という電子放出素子として非常に有効な性質があるためである。ダイヤモンドによって微小電極を形成することにより、当該微小電極から低電圧下で電子を放出させることができ

きる。

#### 【0004】

ダイヤモンドによって形成された電子放出素子としては、例えばNEW DIAMOND, Vol.13 No.4, p28 (1997) や、特開平10-312735号公報に記載されたものが知られている。前者には、ドーピングしたダイヤモンドを針状に加工した電子放出素子(図18参照)が開示されており、一方、後者には、ダイヤモンド合成技術によってピラミッド状によって形成された電子放出素子(図19参照)が開示されている。

#### 【0005】

##### 【発明が解決しようとする課題】

しかしながら、上記従来の電子放出素子には、次のような問題があった。すなわち、前者の電子放出素子では、尖鋭な針状の電子放出部がエッチングによって自然に形成されるため、電子放出部の位置を制御することができなかった。また、後者の電子放出素子では、ピラミッド状の電子放出部における最大高さと底辺の長さとが比例関係にあるため、先端までの高さとエミッタの径を独立して制御することができなかった。このため、複数のピラミッドの密度を高めるために各ピラミッドの底面積を小さくすると、ピラミッドの高さが低くなり、同じ電圧でも先端部の電界が小さくなり、電子が放出されにくいという問題を引き起こしていた。

#### 【0006】

本発明は、上記問題を解決するためになされたものであり、電子放出部の高さと底面積を独立に制御することができ、且つ、電子放出部の形成位置を制御することができる電子放出素子の製造方法、及びこの方法によって製造された電子放出素子を用いた電子デバイスを提供することを目的とする。

#### 【0007】

##### 【課題を解決するための手段】

上記目的を達成するために、本発明は、ダイヤモンドから電子を放出させる電子放出素子の製造方法において、ダイヤモンド基板にダイヤモンドの柱状体を形成する第1ステップと、柱状体にエッチング処理を施して、基台部と当該基台部

よりも先端側に位置して電子が放出される尖鋭部とを有する電子放出部を形成する第2ステップと、を含むことを特徴とする。

#### 【0008】

本発明に係る電子放出素子の製造方法によれば、ダイヤモンドの柱状体を形成する場所を調整することで、電子放出部の位置を制御することができる。また、柱状体にエッティング処理を施して先端に尖鋭部を有する電子放出部を形成するが、完成された電子放出部の底面積は、エッティングを施す前の柱状体の底面積に依存し、電子放出部の高さは、エッティングを施す前の柱状体の高さ及びエッティングの処理内容に依存する。さらに、柱状体の高さと底面積はエッティングの条件を調整することによって所望の値にすることができるため、従来のように電子放出部全体をダイヤモンド合成技術によってピラミッド状にする場合とは異なり、電子放出部の底面積と高さを独立に制御することができる。

#### 【0009】

また、本発明の電子放出素子の製造方法において、上記第2ステップのエッティングをプラズマエッティングとすることができます。

#### 【0010】

また、本発明の電子放出素子の製造方法において、第2ステップにおいて、ダイヤモンド基板の柱状体が形成された部分以外をマスクし、柱状体に反応性イオンエッティングを施すことが好ましい。この場合、電子放出部の先端の尖鋭部を針状に形成することができる。

#### 【0011】

さらに、本発明の電子放出素子の製造方法において、第1ステップにおいて、ダイヤモンド基板の表面に円形のマスク部を形成した後にダイヤモンド基板にエッティングを施すことで柱状体を形成し、第2ステップにおいて、第1ステップのエッティングと比較して縦方向に対する横方向のエッティング速度の割合が高いエッティングを柱状体に施して電子放出部を形成することが好ましい。

#### 【0012】

この場合、第1ステップにおいて円形のマスク部を形成する場所を調整することで、電子放出部の位置を制御することができる。また、第2ステップにおける

エッティングの横方向の速度が速くされているため、柱状体の先端に尖銳部を形成することができる。また、得られた電子放出部の底面積は、第1ステップのエッティングで得られた柱状体の底面積に依存し、電子放出部の高さは、第1ステップ及び第2ステップのエッティング条件に依存する。そして、柱状体の底面積はマスク部の面積を調整することで制御でき、電子放出部の高さは第1ステップのエッティングでダイヤモンド基板を除去する量を調整することで制御できるため、電子放出部の高さと底面積とを独立して制御することができる。

#### 【0013】

また、本発明に係る他の電子放出素子の製造方法は、ダイヤモンドから電子を放出させる電子放出素子の製造方法において、ダイヤモンド基板にダイヤモンドの柱状体を形成する第1ステップと、柱状体にダイヤモンド合成処理を施し、基台部、電子が放出される尖銳部、及び、基台部と尖銳部との間に位置する柱状の中間部を有する電子放出部を形成する第2ステップと、を含むことを特徴とする。

#### 【0014】

本発明に係る電子放出素子の製造方法によれば、ダイヤモンドの柱状体を形成する場所を調整することで、電子放出部の位置を制御することができる。また、柱状体にダイヤモンド合成処理を施して基台部、中間部、及び尖銳部を有する電子放出部を形成するが、得られた電子放出部の底面積は、ダイヤモンド合成処理を施す前の柱状体の形状に依存し、電子放出部の高さは、ダイヤモンド合成処理を施す前の柱状体の形状及びダイヤモンド合成処理の条件に依存する。さらに、柱状体の高さと底面積はエッティングの条件を調整することによって所望の値にすることができるため、従来のように電子放出部全体をダイヤモンド合成技術によってピラミッド状にする場合とは異なり、電子放出部の底面積と高さを独立に制御することができる。

#### 【0015】

また、本発明の電子デバイスは、上記の各方法によって製造された電子放出素子と、尖銳部と対向配置されると共に電子放出素子との間に電圧が印加される電子引出電極と、を備えることを特徴とする。

## 【0016】

本発明に係る電子デバイスによれば、電子引出電極と電子放出素子との間に電圧を印加することで、電子放出部の尖銳部から電子引出電極に向けて電子が放出される。

## 【0017】

また、本発明の電子デバイスにおいて、電子放出素子の基台部の周囲に設けられた金属製のゲート電極と、ゲート電極に電圧を印加する電源と、を備えることが好ましい。

## 【0018】

このような構成を採用した場合、金属製のゲート電極が設けられた部分はショットキー接合となり、基台部の内側には空乏層が形成される。そして、ゲート電極に印加する電圧値を調整することで、空乏層の大きさを制御することができる。空乏層を大きくすれば、尖銳部からの電子放出量が低減し、空乏層を小さくすれば、尖銳部からの電子放出量が増加する。尚、ゲート電極と基台部との間に絶縁層を設けてMIS接合としても、電子放出量を調整することができる。

## 【0019】

## 【発明の実施の形態】

以下、添付図面を参照して、本発明に係る電子放出素子の製造方法及び電子デバイスの好適な実施形態について詳細に説明する。尚、同一要素には同一符号を用いるものとし、重複する説明は省略する。

## 【0020】

## [第1実施形態]

図1(a)～図1(e)は、本発明に係る電子放出素子の製造方法の第1実施形態を示す工程図である。まず、図1(a)に示すような、表面が{001}面のIb型の単結晶ダイヤモンドからなる基板21を用意する。次に、図1(b)の工程で、基板21上にレジスト層22を形成し、この上に2次元状に円形の遮光板23aが形成されたフォトマスク23を配置する。フォトマスク23の各遮光板23aのピッチは、例えば約1μm～約50μmとする。そして、フォトリソグラフィ技術によって、レジスト層22に、フォトマスク23の遮光板23a

に対応する位置に2次元状のパターンを形成する。

#### 【0021】

その後、図1(c)に示す工程で、エッチング技術によってレジスト層22の上記パターンに対応したマスク部24を形成する。さらに、図1(d)に示す工程で、基板21に反応性イオンエッチング(Reactive Ion Etching: RIE)を施して、基板21に単結晶ダイヤモンドからなる複数本の柱状体25を形成する。本実施形態では柱状体25は断面円形とされているが、この他、四角形、三角形等としてもよい。また、柱状体25の高さを約1μm～約20μmとし、柱状体25の直径を約0.5μm～約10μmとすることが好ましく、さらに、柱状体25の直径に対する高さの比(以下、「アスペクト比」と称する)は、約1～約5にすることが好ましい。

#### 【0022】

また、柱状体25を形成するのに反応性イオンエッチングを用いたのは、隆起状の柱状体25を容易に形成できるだけでなく、柱状体25が形成された部分以外を平滑にエッチングすることができるためである。尚、反応性イオンエッティングで用いられる反応ガスは、O<sub>2</sub>のみ、又は、CF<sub>4</sub>及びO<sub>2</sub>を含む混合ガスとすることが好適である。

#### 【0023】

また、柱状体25を形成するにあたっては、反応性イオンエッティング以外の手法を用いてもよく、例えば、イオンビームエッティング、ECR(電子サイクロトロン共鳴: Electron Cyclotron Resonance)エッティング、ICP(誘導結合プラズマ: Inductive Coupled Plasma)によるエッティング等を用いることができる。

#### 【0024】

続いて、図1(e)に示す工程で、マイクロ波プラズマ中で柱状体25にプラズマエッティングを施して、電子放出部30を形成する。図2に、電子放出部30の拡大図を示す。同図に示すように、電子放出部30は、角柱状の基台部36とこの基台部36よりも先端側に位置する尖鋭部32とを有している。基台部36が角柱状(ここでは四角柱)になるのは、基板21の表面が{001}面とされているためである。また、電子放出素子20に電圧を印加すると、尖鋭部32の

先端から電子が放出されることになる。

#### 【0025】

また、プラズマエッティングは、酸素100%のガス中で、反応室温度が室温～約200℃、反応室内の圧力が0.1～40Pa（特に、5Pa付近が好ましい）の条件下、或いは、 $\text{CF}_4$  (m o 1) /  $\text{O}_2$  (m o 1)  $\leqq$  約0.25の混合ガス中で、反応室温度が室温～約200℃、反応室内の圧力が0.1～40Pa（特に、5Pa付近が好ましい）の条件下で行なうことが好適である。また、プラズマエッティングは、マイクロ波プラズマ中ではなく、DCプラズマ、アーキジェットプラズマ、火炎プラズマ等の他のプラズマ中で行ってもよい。

#### 【0026】

ここで、本実施形態の電子放出素子20の製造方法によれば、ダイヤモンドの柱状体25を形成する場所を調整することで、電子放出部30の位置を制御することができる。また、プラズマエッティングによって形成された電子放出部30の底面積は、エッティングを施す前の柱状体25の底面積に依存し、電子放出部30の高さは、エッティングを施す前の柱状体25の高さ及びエッティングの処理内容に依存する。さらに、柱状体25の高さと底面積は反応性イオンエッティングの条件を調整することによって所望の値にすることができるため、従来のように電子放出部30全体をダイヤモンド合成技術によってピラミッド状にする場合とは異なり、電子放出部30の底と高さを独立に制御することができる。このため、柱状体25のアスペクト比を高くしておけば、電子放出部30の高さを低くすることなく、すなわち電子放出部30の先端部にかかる電圧が小さくなつて電子の放出量が低下することなく、電子放出素子20における電子放出部30の密度を高めることができる。

#### 【0027】

尚、本実施形態では、単結晶ダイヤモンドからなる基板21を使用しているが、ヘテロエピタキシャルダイヤ基板や高配向膜基板を使用してもよい。但し、高配向膜基板を使用する場合は、一つの柱状体25に複数の粒子が含まれることを防ぐために、柱状体25の径よりも粒子のサイズが大きくなるようにすることが好ましい。また、電子放出素子の特性は多少劣化するが、面方位がバラバラの多

結晶ダイヤモンドによって基板を形成することも可能である。また、基板21は、(100)基板に限られず、(110)基板や(111)基板としてもよい。

#### 【0028】

図3(a)及び図3(b)は、本実施形態の電子放出素子20の変形例を示す斜視図である。各変形例は、電子放出部30の形状が図2に示す電子放出部30と異なる。図3(a)の電子放出素子では、基台部36が四角柱ではなく、四角錐台状にされている。また、図3(b)の電子放出素子では、四角錐台状の基台部36と尖銳部32との間に、四角柱状の中間部34が形成されている。図3(a)に示す形状は、非常に細い柱状体(径が $1\text{ }\mu\text{m}$ 未満)からメタンを含むエッチング条件で形成でき、図3(b)に示す形状は、通常の柱状体(径が $1\text{ }\mu\text{m}$ 以上)からメタンを含むエッチング条件で形成することができる。

#### 【0029】

また、本実施形態で得られた電子放出部30の中間部34や基台部36には、低次指数面が現れる傾向がある。このため、低次指数面が現れた中間部34や基台部36に金属を蒸着させて、ダイヤモンド／金属構造を有するショットキー接合を形成することができる。また、低次指数面が現れた中間部34や基台部36に絶縁体／金属を蒸着させることで、ダイヤモンド／絶縁体／金属構造を有するMIS接合を形成することができる。

#### 【0030】

図4は、図3(b)に示す電子放出部30の基台部36の周囲に、A1製のゲート電極40を蒸着してショットキー接合を形成したものであり、図5は、この電子放出素子20に、カソード電極42及びアノード電極(電子引出電極)44を取り付けた電子デバイス50を示す図である。アノード電極44は、電子放出部30の尖銳部32と対向配置されている。図5に示すように、電子放出部30のゲート電極40が取り付けられた内側部分には、空乏層47が形成されている。また、カソード電極42とアノード電極44との間には、電子放出用の電源46が設けられ、ゲート電極40とカソード電極42との間には、電源48が設けられている。

#### 【0031】

そして、電源46をオンにすると、電子放出素子20とアノード電極44との間に電圧が印加され、電子放出部30の尖銳部32から放出された電子がアノード電極44に向かう。また、電子放出部30のダイヤモンドにボロン等がドーピングされてp型となっている場合は、電源48の出力を上げてゲート電極40に正のバイアスをかけると、空乏層47が広がり、尖銳部32からの電子の放出量を低減させることができる。一方、電源48によるゲート電極40へのバイアス電圧を低下させると、空乏層47が狭まり、尖銳部32からの電子放出量を増加させることができる。このように、低次指数面が現れて平坦になった基台部36にショットキー接合を形成することで、電子放出部30からの電子放出量を調整することができる。尚、ゲート電極40は、基台部36の周囲ではなく中間部34の周囲に形成してもよいし、或いは基台部36の周囲と中間部34の周囲の双方に形成してもよい。また、電子放出部30のダイヤモンドがn型になっている場合は、ゲート電極40に負の電圧を印加した場合に空乏層47が広がる。

### 【0032】

図6は、図5に示す電子デバイス50のゲート電極40に代えて、基台部36の周囲に、 $\text{SiO}_2$ 製の絶縁層41及びA1製のゲート電極40を蒸着してMIS接合を形成した電子デバイス52を示す図である。このように、MIS接合を形成した場合も、電源48の出力を調整して空乏層47の大きさを変化させることで、尖銳部32からの電子放出量を増減させることができる。

### 【0033】

#### [第2実施形態]

次に、図7(a)～図7(f)を参照して、本発明に係る電子放出素子の製造方法の第2実施形態を説明する。図7(a)～図7(d)に示す工程では、図1(a)～図1(d)に示す工程と同様の処理を行い、図示のように基板21に複数の柱状体25を形成する。次いで、図7(e)に示す工程で、柱状体25を除く部分を $\text{SiO}_2$ 又はA1によってマスクした状態で柱状体25に対して純酸素(酸素100%)の反応性イオンエッチングを施し、柱状体25の先端に針状の尖銳部32を形成する。さらに、この尖銳部32に酸処理を施すことによって、当該尖銳部32を一層鋭くすることができる。

## 【0034】

続いて、図7 (f) に示す工程で、マイクロ波プラズマ中でプラズマエッチングを行うことにより、四角錐状の基台部36が形成され、図8に詳細を示した電子放出部30が完成する。図8に明示するように、電子放出部30は、四角錐台状の基台部36とこの基台部36よりも先端側に位置する針状の尖鋭部32とを有している。

## 【0035】

本実施形態の電子放出素子20の製造方法によっても、第1実施形態と同様に、ダイヤモンドの柱状体25を形成する場所を調整することで、電子放出部30の位置を制御することができる。また、反応性イオンエッティングによって形成された電子放出部30の底面積は、エッティングを施す前の柱状体25の底面積に依存し、電子放出部30の高さは、エッティングを施す前の柱状体25の高さ及びエッティングの処理内容に依存する。さらに、柱状体25の高さと底面積は形成時のエッティング条件を調整することによって所望の値にすることができるため、従来のように電子放出部30全体をダイヤモンド合成技術によってピラミッド状にする場合とは異なり、電子放出部30の底面積と高さを独立に制御することができる。このため、柱状体25のアスペクト比を高くしておけば、電子放出部30の高さを低くすることなく、電子放出素子20における電子放出部30の密度を高めることができる。

## 【0036】

尚、本実施形態では、反応性イオンエッティングによって尖鋭部32を形成した後に、当該尖鋭部32をさらに鋭くするために酸処理を施しているが、これに代えて、フッ素原子を含む酸処理、フッ素原子を含むプラズマ処理等を施してもよい。

## 【0037】

## [第3実施形態]

次に、図9 (a) ~図9 (d) を参照して、本発明に係る電子放出素子の製造方法の第3実施形態を説明する。まず、図9 (a) に示す工程で、単結晶ダイヤモンドからなる基板21の表面に、A1製の円形のマスク部24を形成する。次

に、図9（b）に示す工程で、O<sub>2</sub>含有量がほぼ100%のガス中で基板21にエッティングを施し、柱状体25を形成する。この場合、エッティングガスはO<sub>2</sub>含有量がほぼ100%とされているため、横方向のエッティング速度が縦方向のエッティング速度と比べて非常に遅くなり、柱状体25は円柱形状となる。

#### 【0038】

次いで、図9（c）に示す工程で、O<sub>2</sub>とArを含んだガス中で柱状体25にエッティングを施す。この場合、エッティングガスはArを含んでいるため、図9（b）の工程のエッティングと比較して縦方向に対する横方向のエッティング速度の割合が高くなり、柱状体25の上部に傾斜面を有する円錐台状の尖鋭部32が形成される。この際、基板21のみならず、マスク部24も横方向にエッティングされる。また、傾斜面が形成されていない尖鋭部32の下方の部分は、円柱状の基台部36となり、尖鋭部32と基台部36を有する電子放出部30が形成される。そして、図9（d）に示す工程で、マスク部24の残余部分を除去して、本実施形態の電子放出素子20が完成する。

#### 【0039】

ここで、本実施形態によれば、図9（a）に示す工程においてマスク部24を形成する場所を調整することで、電子放出部30の位置を制御することができる。また、得られた電子放出部30の底面積は、図9（b）に示す工程のエッティングで得られた柱状体25の底面積に依存し、電子放出部30の高さは、図9（b）及び図9（c）に示す各工程のエッティング条件に依存する。そして、柱状体25の底面積はマスク部24の面積を調整することで制御でき、電子放出部30の高さは図9（b）のエッティングで基板21を除去する量を調整することで制御できるため、電子放出部30の高さと底面積とを独立して制御することができる。尚、柱状体25は円柱形状に限られず、円錐台状にしてもよい。

#### 【0040】

尚、図9（c）に示す工程において、柱状体25の上面にマスク部24を載せたままエッティングを施すことで、柱状体25の上面を削られにくくすることができ、尖鋭部32を鋭くすることができる。また、図9（d）に示すように、電子放出部30の頂上部は平坦になっているが、このようなものも本発明においては

尖鋭部32と称する。また、図9(c)に示す工程において、エッティングガス中のArの含有率を高めることで、横方向のエッティング速度が速くなり、尖鋭部32の先端を鋭くすることができる。さらに、エッティング時間を制御して、横方向からエッティングされるAlが丁度無くなる程度にするか、少しだけオーバーする程度にすると、尖鋭部32の先端を尖鋭化できる。また、図9(c)に示す工程のエッティングガスは、上記のO<sub>2</sub>とArを含んだ混合ガスに限られず、図9(b)の工程のエッティングと比較して縦方向に対する横方向のエッティング速度の割合が高くなるものであればよい。

#### 【0041】

##### [第4実施形態]

次に、図10(a)～図10(e)を参照して、本発明に係る電子放出素子の製造方法の第4実施形態を説明する。図10(a)～図10(d)に示す工程では、図1(a)～図1(d)に示す工程と同様の処理を行い、基板21に複数の柱状体25を形成する。次いで、図10(e)に示す工程で、この柱状体25を核としてマイクロ波CVD法を用いたダイヤモンド合成処理によってダイヤモンドをエピタキシャル成長させ、電子放出部30を形成する。

#### 【0042】

図11は、電子放出部30の拡大斜視図である。同図に示すように、電子放出部30は、四角錐台状の基台部36と、ピラミッド状の尖鋭部32と、基台部36と尖鋭部32との間に位置する四角柱状の中間部34と、から構成されている。このように基台部36、中間部34、及び尖鋭部32の3段構造を有する電子放出部30を形成するには、アスペクト比が2以上の柱状体25を形成し、CH<sub>4</sub>(m o 1)/O<sub>2</sub>(m o 1)が0.02以下の条件下でダイヤモンド合成を行い、次いで、CH<sub>4</sub>(m o 1)/O<sub>2</sub>(m o 1)が0.03以上、柱状体25近傍の温度が900℃以下の条件下でダイヤモンド合成を行う。

#### 【0043】

ここで、本実施形態によれば、ダイヤモンドの柱状体25を形成する場所を調整することで、電子放出部30の位置を制御することができる。また、柱状体25にマイクロ波CVD法を施して基台部36、中間部34、及び尖鋭部32を有

する電子放出部30を形成するが、得られた電子放出部30の底面積は、マイクロ波CVD法を施す前の柱状体25の形状に依存し、電子放出部30の高さは、マイクロ波CVD法を施す前の柱状体25の形状及びマイクロ波CVD法の条件に依存する。さらに、柱状体25の高さと底面積はエッチングの条件を調整することによって所望の値にすることができるため、従来のように電子放出部全体をダイヤモンド合成技術によってピラミッド状にする場合とは異なり、電子放出部30の底面積と高さを独立に制御することができる。

## 【0044】

## 【実施例】

次に、実施例を用いて、本発明をより具体的に説明する。

## 【0045】

## 【実施例1】

本実施例は、上記第1実施形態に対応するものである。まず、Ib型の単結晶ダイヤモンドからなる(100)基板上に、フォトリソグラフィ技術によってA1の微細な円形のマスクを二次元状に形成した。次に、(a)  $\text{CF}_4$  (m o 1) /  $\text{O}_2$  (m o 1) = 0. 001の組成のガス中で、5. 33 Pa、200 Wの条件下で、或いは、(b)  $\text{CF}_4$  (m o 1) /  $\text{O}_2$  (m o 1) = 0. 25の組成のガス中で、5. 33 Pa、30 Wの条件下で、基板に反応性イオンエッチングを0. 5~2時間施し、柱状体(円柱)を形成した。柱状体は計7つ形成したが、各柱状体の寸法を図12の表に示す。柱状体の高さは、 $\text{CF}_4$  (m o 1) /  $\text{O}_2$  (m o 1) の比率とエッチング時間を変えることで制御した。高さが5 μm以上の柱状体は上記(a)の条件で形成し、高さが5 μm未満の柱状体は、(b)の条件で形成した。

## 【0046】

柱状体を形成した後、 $\text{CO}_2$  (m o 1) /  $\text{H}_2$  (m o 1) = 0. 005の組成のガス中で、基板温度約1050°C、圧力13. 3 kPa、マイクロ波パワー400 Wの条件下で、柱状体にプラズマエッチングを4時間施した。その結果、基板の面方位に形状が依存した基台部とこれよりも先端側に位置する尖鋭部とを有する電子放出部が得られた。この電子放出部のアスペクト比は、図12に示すよう

に、1～2.3の範囲にすることができた。この結果より、従来のピラミッド型の電子放出部ではアスペクト比を約0.7にすることしかできなかつたのに対し、本発明では、電子放出部の高さと底面積を独立して自由に制御することができる事が判明した。

#### 【0047】

また、得られた電子放出素子の顕微鏡写真を、図13(a)～図13(c)に示す。図13(a)の電子放出部はアスペクト比が2.3で、図13(b)の電子放出部はアスペクト比が1.4で、図13(c)の電子放出部はアスペクト比が1とされている。

#### 【0048】

##### [実施例2]

本実施例は、上記第2実施形態に対応するものである。Ib型の単結晶ダイヤモンドからなる(100)基板上に、フォトリソグラフィ技術によってA1製のマスク部を形成した。次に、 $\text{CF}_4 \text{ (m o 1)} / \text{O}_2 \text{ (m o 1)} = 0.001$ の組成のガス中で、5.33Pa、200Wの条件で基板に反応性イオンエッティングを0.5時間施し、柱状体(円柱)を形成した。次いで、基板の柱状体が形成された部分以外の箇所をA1によってマスクし、柱状体に酸素100%の反応性イオンエッティングを施し、針状の尖鋭部と基台部とを有する電子放出部を形成した。さらに、フッ酸処理を施して尖鋭部を鋭くした。

#### 【0049】

得られた電子放出部の尖鋭部の顕微鏡写真を、図14(a)及び図14(b)に示す。図14(a)は低倍率の顕微鏡写真で、図14(b)は高倍率の顕微鏡写真である。各写真から分かるように、尖鋭部は鋭い針状にされていた。尚、柱状体の径を1μm以上にしたものについては、一つの電子放出部に複数の針状の尖鋭部を形成することができた。

#### 【0050】

##### [実施例3]

本実施例は、実施例2と同様に、上記第2実施形態に対応するものである。まず、Ib型の単結晶ダイヤモンドからなる(100)基板上に、フォトリソグラ

フィ技術によってA1製のマスク部を形成した。次に、 $\text{CF}_4$  (m o 1) /  $\text{O}_2$  (m o 1) = 0. 001の組成のガス中で、5. 33 Pa、200 Wの条件で基板に反応性イオンエッティングを0. 5時間施し、柱状体（円柱）を形成した。次いで、基板の柱状体が形成された部分以外の箇所をA1によってマスクし、柱状体に酸素100%の反応性イオンエッティングを施し、針状の尖鋭部と基台部とを有する電子放出部を形成した。その後、 $\text{CO}_2$  (m o 1) /  $\text{H}_2$  (m o 1) = 0. 05の組成のガス中で、基板温度約1080°C、圧力13. 3 kPa、マイクロ波パワー400 Wの条件下で、電子放出部にプラズマエッティングを施した。

## 【0051】

得られた電子放出素子の顕微鏡写真を、図15 (a) ~図15 (c) に示す。図15 (a) は、電子放出部全体を示す顕微鏡写真であり、図15 (b) は、電子放出部の尖鋭部の低倍率の顕微鏡写真で、図15 (c) は、尖鋭部の高倍率の顕微鏡写真である。図15 (c) の写真から分かるように、尖鋭部の先端は非常に鋭くされていた。

## 【0052】

## [実施例4]

本実施例は、上記第3実施形態に対応するものである。まず、Ib型の単結晶ダイヤモンドからなる(100)基板上に、フォトリソグラフィ技術によってA1製のマスク部を形成した。次に、 $\text{CF}_4$  (m o 1) /  $\text{O}_2$  (m o 1) = 0. 001の組成のガス中で、5. 33 Pa、200 Wの条件で基板に反応性イオンエッティングを0. 5時間施し、柱状体（円柱）を形成した。次に、Ar (m o 1) /  $\text{O}_2$  (m o 1) = 1の組成のガス中で柱状体にエッティングを施したところ、図16 (a) の顕微鏡写真に示す電子放出部を得ることができた。この写真から分かるように、電子放出部の根本部分には基台部が形成され、先端側には尖鋭部が形成されている。

## 【0053】

また、Ar (m o 1) /  $\text{O}_2$  (m o 1) = 1の組成のエッティングガスに代えて、Ar 100%のガスによって柱状体にエッティングを施したところ、図16 (b) の顕微鏡写真に示す電子放出部を得ることができた。この写真から分かるよう

に、Ar含有率の高いエッティングガスによって形成された電子放出部は、図16(a)よりも尖銳部の先端が鋭くされていた。尚、Ar(mol) / O<sub>2</sub>(mol) = 1の組成のエッティングガスを使用した場合も、エッティング時間を長くすることで、Ar100%のエッティングガスを使用した場合のように尖銳部の先端が鋭くなった。

## 【0054】

## [実施例5]

本実施例は、上記第4実施形態に対応するものである。まず、Ib型の単結晶ダイヤモンドの(100)基板、(110)基板、(111)基板の3つの基板にそれぞれフォトリソグラフィ技術によってAl製のマスク部を形成した。次に、CF<sub>4</sub>(mol) / O<sub>2</sub>(mol) = 0.001の組成のガス中で、5.33Pa、200Wの条件で各基板に反応性イオンエッティングを施し、アスペクト比が2の柱状体(円柱)を形成した。

## 【0055】

続いて、CH<sub>4</sub>(mol) / H<sub>2</sub>(mol) = 0.045、CO<sub>2</sub>(mol) / H<sub>2</sub>(mol) = 0.005の組成のガス中で、基板温度約1050℃、圧力13.3kPa、マイクロ波パワー400Wの条件下で、柱状体を核として30分間ダイヤモンドを合成させた。その結果、図17(a)の顕微鏡写真に示すような、基台部、中間部、及び尖銳部を有する電子放出部が形成された。尚、図17(a)は、(100)基板を用いて形成された電子放出部を示す写真である。

## 【0056】

(110)基板の試料の成長はここで止め、(100)基板では、さらに、CH<sub>4</sub>(mol) / H<sub>2</sub>(mol) = 0.08、CO<sub>2</sub>(mol) / H<sub>2</sub>(mol) = 0.005の組成のガス中で、基板温度約900℃、圧力8.0kPa、マイクロ波パワー300Wの条件下で、柱状体を核として60分間ダイヤモンドを合成させた。この結果得られた電子放出部の側方からの写真を図17(b)に示す。

## 【0057】

一方、(111)基板では、さらに、CH<sub>4</sub>(mol) / H<sub>2</sub>(mol) = 0.0015の組成のガス中で、基板温度約1050℃、圧力13.3kPa、マイ

クロ波パワー400Wの条件下で、柱状体を核として4時間ダイヤモンドを合成させた。この結果得られた電子放出部の上方からの写真を図17(c)に示す。

## 【0058】

また、エッティングガスに  $B_2H_6/H_2 = 1000 \times 10^{-6}$  という条件を加えることで、導電性のダイヤモンドを合成することができ、電子放出素子に電流を流すことができた。

## 【0059】

以上、本発明者らによってなされた発明を実施形態に基づき具体的に説明したが、本発明は上記各実施形態に限定されるものではない。例えば、第2実施形態～第4実施形態で形成された電子放出素子についても、尖鋭部に電子引出電極を対向配置させることで、尖鋭部から電子引出電極に向けて電子を放出できる電子デバイスを形成することができる。さらに、このような電子デバイスの低次指数组面が現れた基台部の周囲に金属製のゲート電極を形成することで、ショットキー接合やMIS接合を形成することができ、電子放出量を調整することができる。

## 【0060】

## 【発明の効果】

以上説明したように、本発明に係る電子放出素子の製造方法によれば、ダイヤモンドの柱状体を形成する場所を調整することで、電子放出部の位置を制御することができる。また、柱状体にエッティング処理を施して先端に尖鋭部を有する電子放出部を形成するが、完成された電子放出部の底面積は、エッティングを施す前の柱状体の底面積に依存し、電子放出部の高さは、エッティングを施す前の柱状体の高さ及びエッティングの処理内容に依存する。さらに、柱状体の高さと底面積はエッティングの条件を調整することによって所望の値にすることができるため、従来のように電子放出部全体をダイヤモンド合成技術によってピラミッド状にする場合とは異なり、電子放出部の底面積と高さを独立に制御することができる。

## 【0061】

また、本発明に係る他の電子放出素子の製造方法によれば、ダイヤモンドの柱状体を形成する場所を調整することで、電子放出部の位置を制御することができる。また、柱状体にダイヤモンド合成処理を施して基台部、中間部、及び尖鋭部

を有する電子放出部を形成するが、得られた電子放出部の底面積は、ダイヤモンド合成処理を施す前の柱状体の形状に依存し、電子放出部の高さは、ダイヤモンド合成処理を施す前の柱状体の形状及びダイヤモンド合成処理の条件に依存する。さらに、柱状体の高さと底面積はエッチングの条件を調整することによって所望の値にすることができるため、従来のように電子放出部全体をダイヤモンド合成技術によってピラミッド状にする場合とは異なり、電子放出部の底面積と高さを独立に制御することができる。

**【図面の簡単な説明】**

**【図1】**

図1（a）～図1（e）は、本発明に係る電子放出素子の製造方法の第1実施形態を示す工程図である。

**【図2】**

図1（e）に示す電子放出部の拡大図である。

**【図3】**

第1実施形態の電子放出素子の変形例を示す図である。

**【図4】**

図3（b）に示す電子放出部の基台部の周囲に、ゲート電極を蒸着してショットキー接合を形成した状態を示す図である。

**【図5】**

図4に示す電子放出素子にカソード電極及びアノード電極（電子引出電極）を取り付けた電子デバイスを示す図である。

**【図6】**

基台部の周囲に絶縁層及びのゲート電極を蒸着してMIS接合を形成した電子デバイスを示す図である。

**【図7】**

図7（a）～図7（f）は、本発明に係る電子放出素子の製造方法の第2実施形態を示す工程図である。

**【図8】**

図7（f）に示す電子放出部の拡大図である。

【図9】

図9（a）～図9（d）は、本発明に係る電子放出素子の製造方法の第3実施形態を示す工程図である。

【図10】

図10（a）～図10（e）は、本発明に係る電子放出素子の製造方法の第4実施形態を示す工程図である。

【図11】

図10（e）に示す電子放出部の拡大図である。

【図12】

実施例1の柱状体及び電子放出部の寸法を示す表である。

【図13】

図13（a）～図13（c）は、実施例1で得られた電子放出素子の顕微鏡写真である。

【図14】

図14（a）及び図14（b）は、実施例2で得られた電子放出素子の顕微鏡写真である。

【図15】

図15（a）～図15（c）は、実施例3で得られた電子放出素子の顕微鏡写真である。

【図16】

図16（a）及び図16（b）は、実施例4で得られた電子放出素子の顕微鏡写真である。

【図17】

図17（a）～図17（c）は、実施例5で得られた電子放出素子の顕微鏡写真である。

【図18】

従来の針状構造の電子放出素子を示す斜視図である。

【図19】

従来のピラミッド構造の電子放出素子を示す斜視図である。

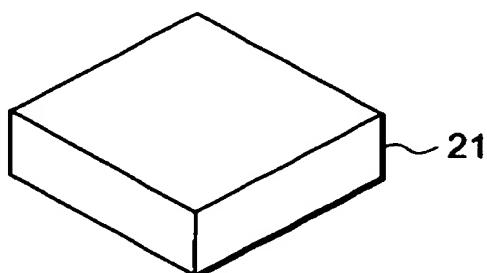
【符号の説明】

20…電子放出素子、21…基板（ダイヤモンド基板）、24…マスク部、25…柱状体、30…電子放出部、32…尖銳部、34…中間部、36…基台部、40…ゲート電極、41…絶縁層、42…カソード電極、44…アノード電極（電子引出電極）、46…電源、47…空乏層、48…電源、50，52…電子デバイス。

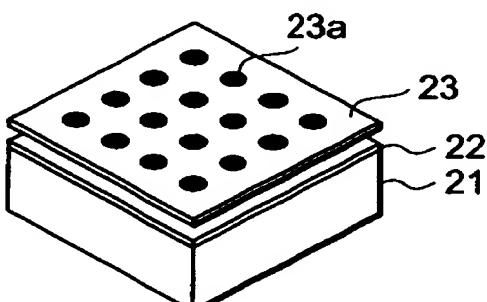
【書類名】 図面

【図1】

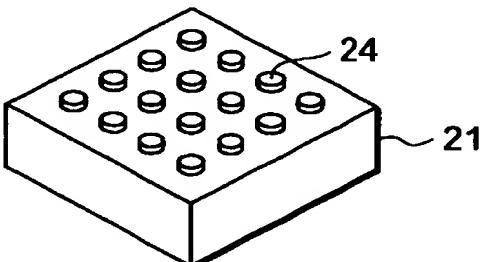
(a)



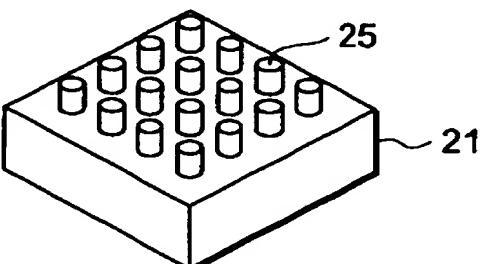
(b)



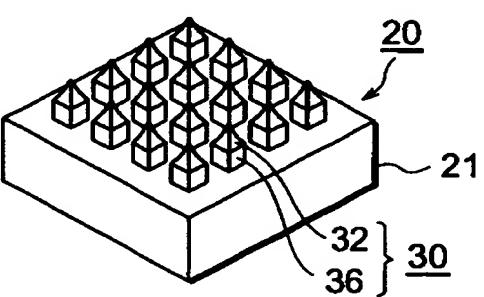
(c)



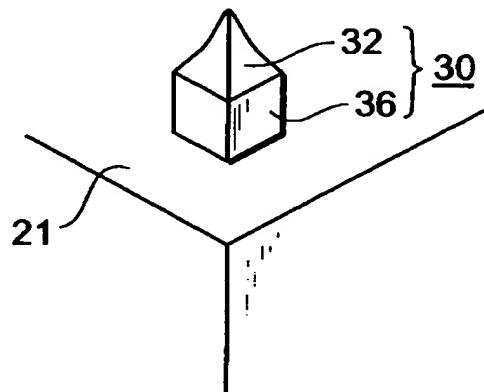
(d)



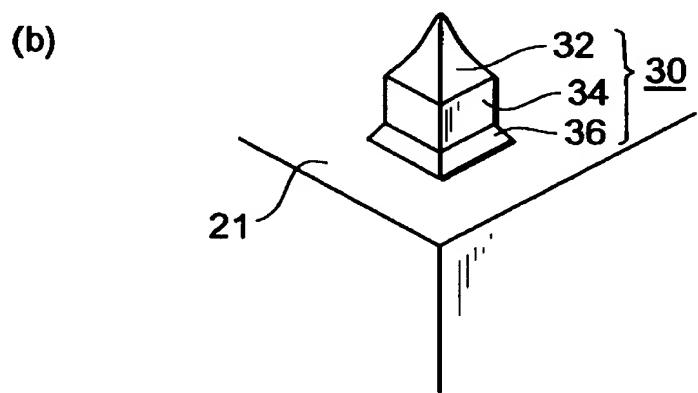
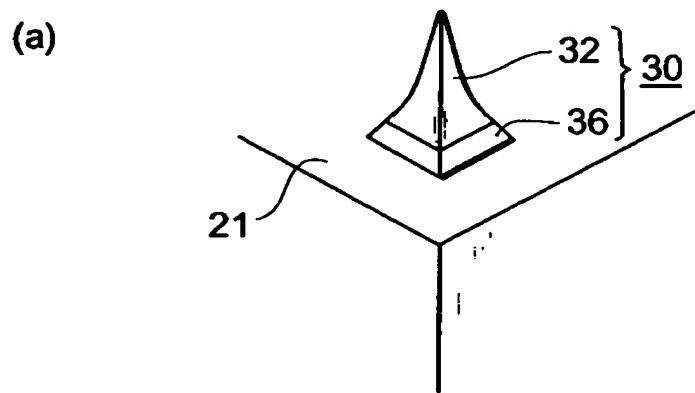
(e)



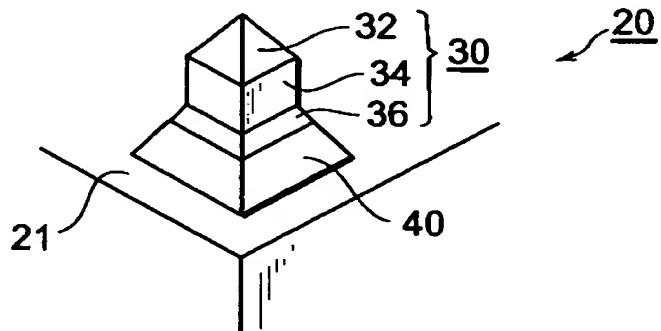
【図2】



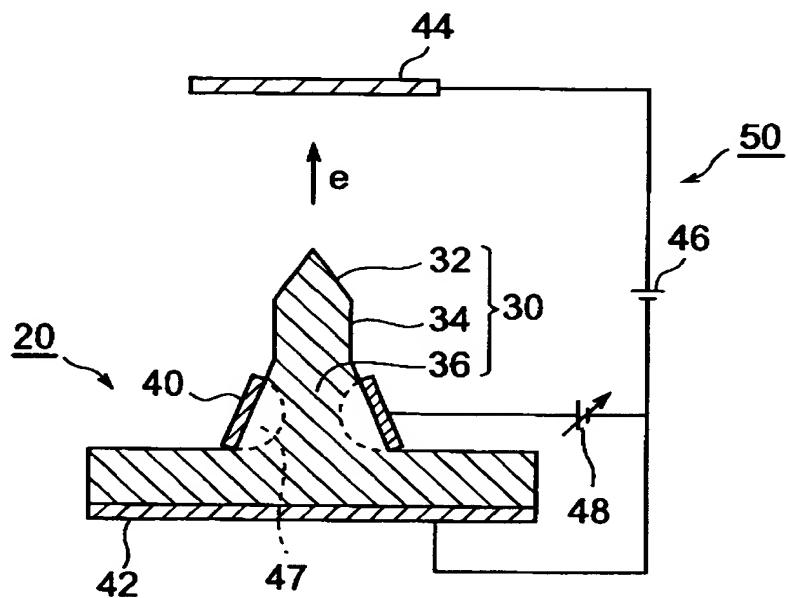
【図3】



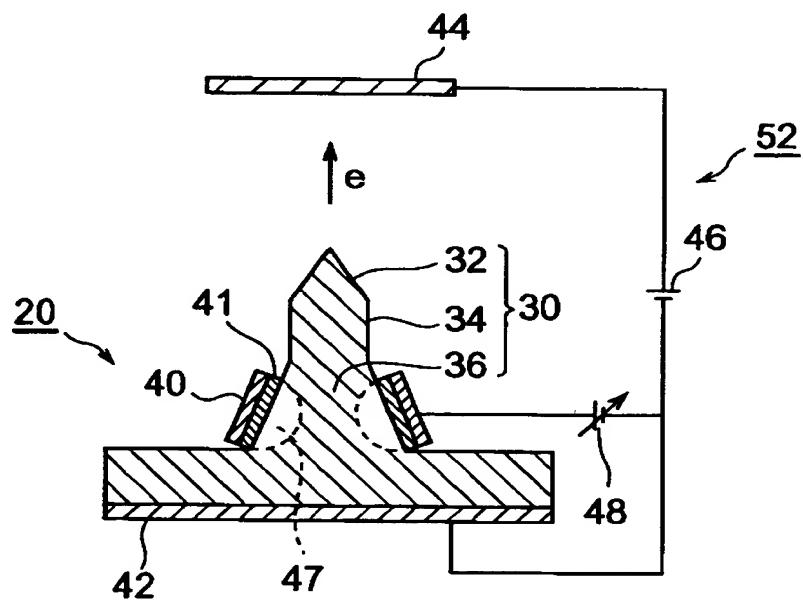
【図4】



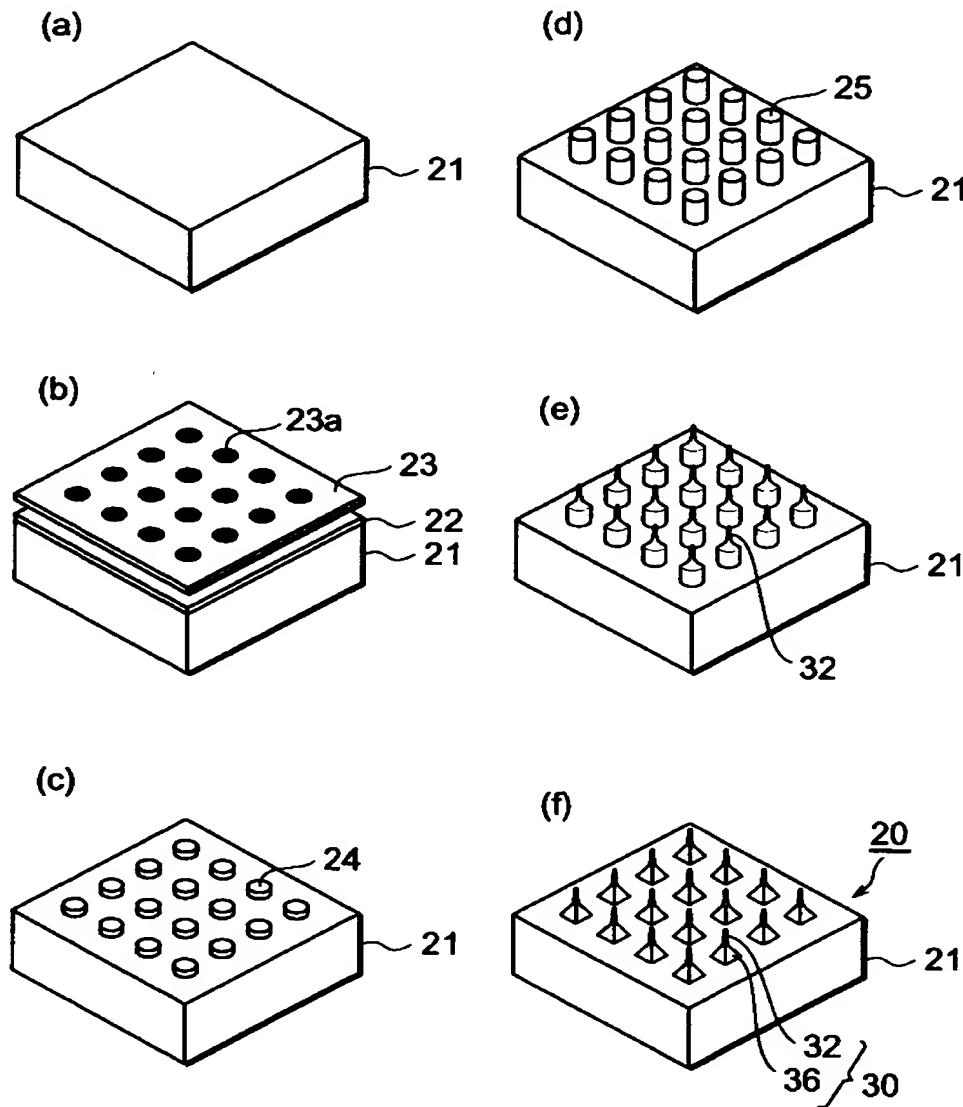
【図5】



【図6】

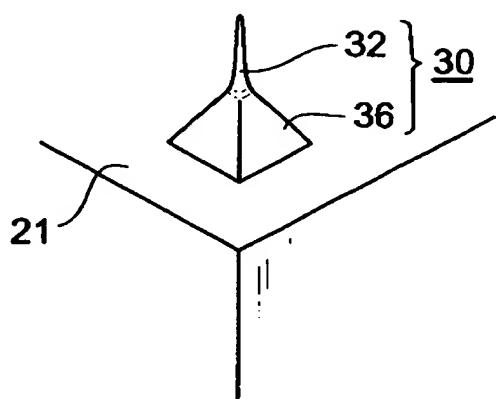


【図7】



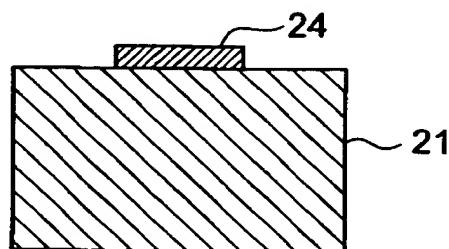
特2000-264374

【図8】

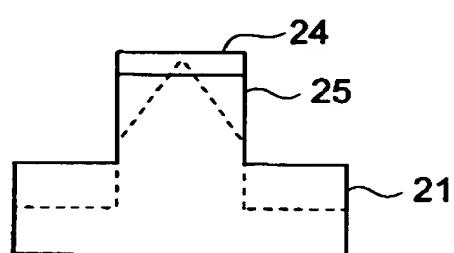


【図9】

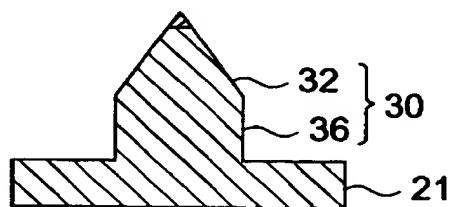
(a)



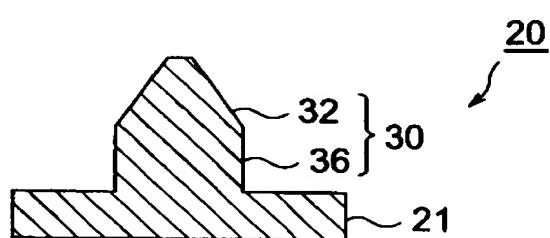
(b)



(c)

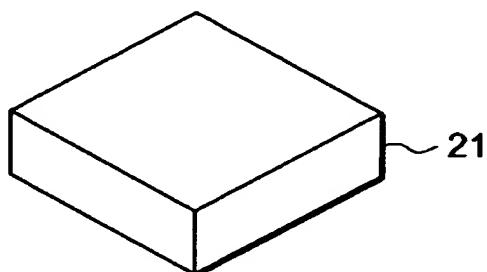


(d)

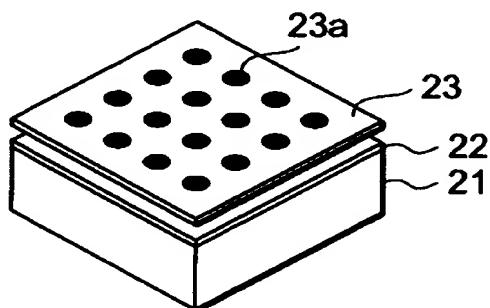


【図10】

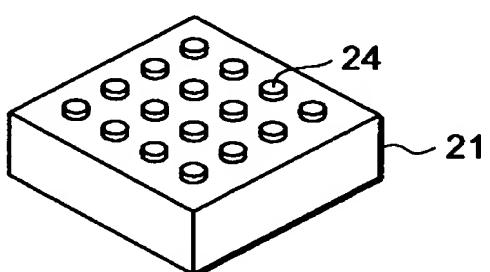
(a)



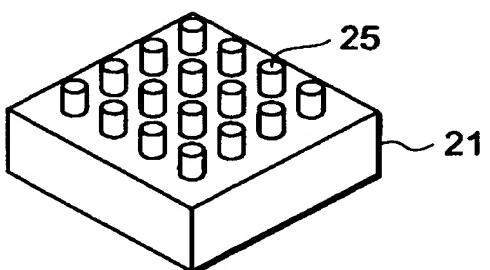
(b)



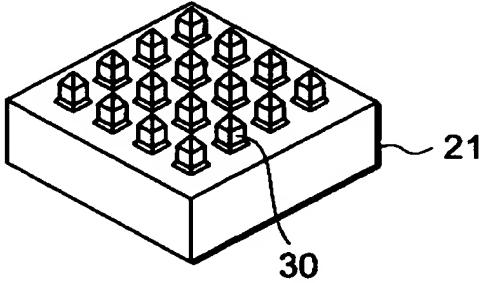
(c)



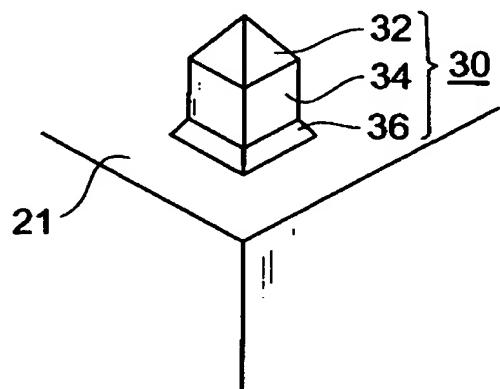
(d)



(e)



【図11】

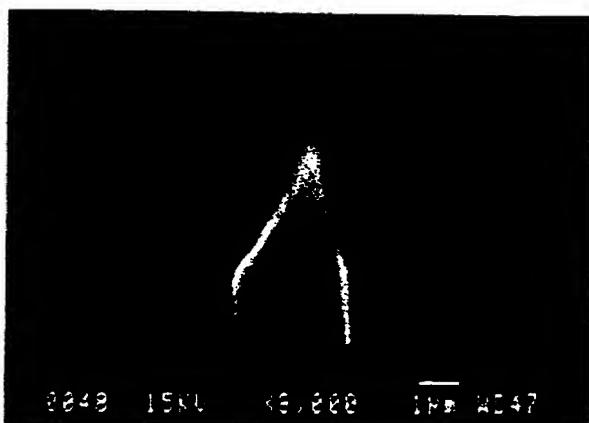


【図12】

試料番号	円柱の寸法		電子放出部の寸法		
	高さ ( $\mu\text{m}$ )	直径 ( $\mu\text{m}$ )	頂点の径 ( $\mu\text{m}$ )	底辺の径 ( $\mu\text{m}$ )	アスペクト比
(1)	3	3	0.5	2.6	1
(2)	5	5	3.5	4.5	1
(3)	8	8	6	7.5	1
(4)	4.2	3	0.5	2.6	1.4
(5)	7	5	0.5	4.5	1.4
(6)	7	3	0.5	2.6	2.3
(7)	11.5	5	0.5	4.5	2.3

【図13】

(a)



アスペクト比:2.3

(b)



アスペクト比:1.4

(c)

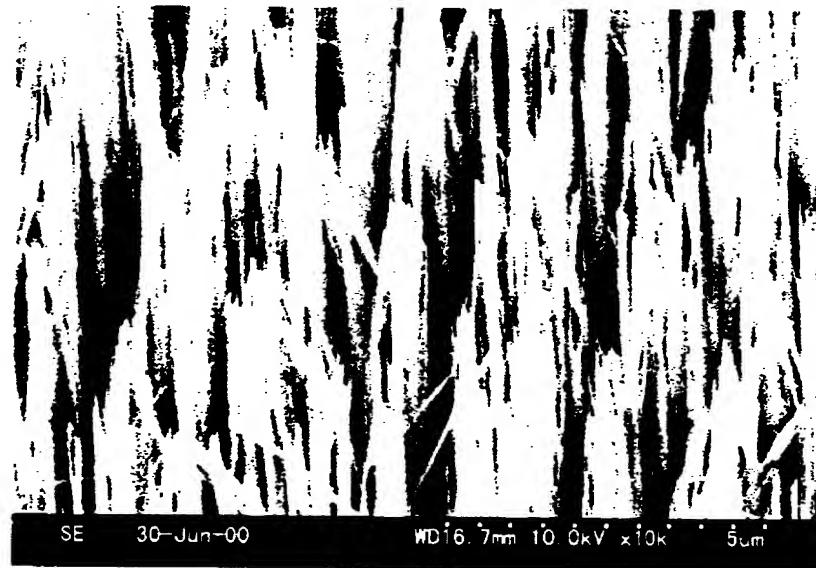


アスペクト比:1

特2000-264374

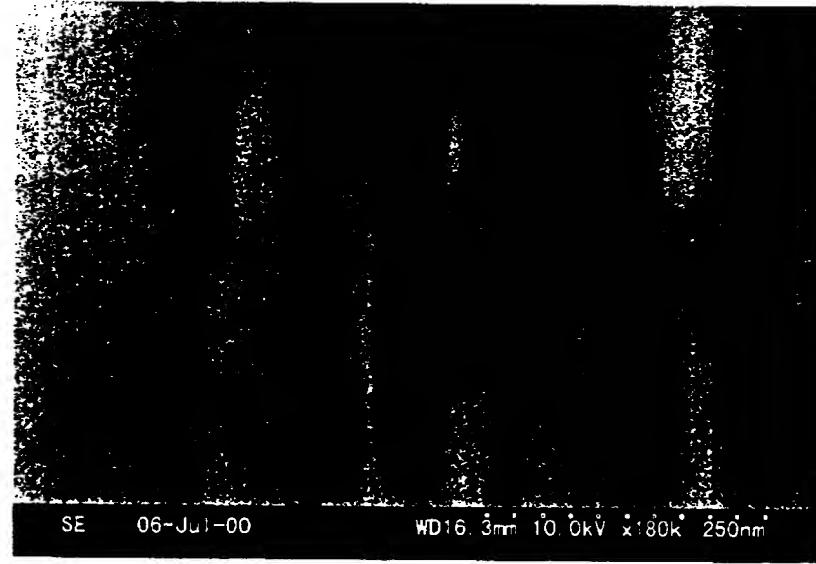
【図14】

(a)



5 μm

(b)

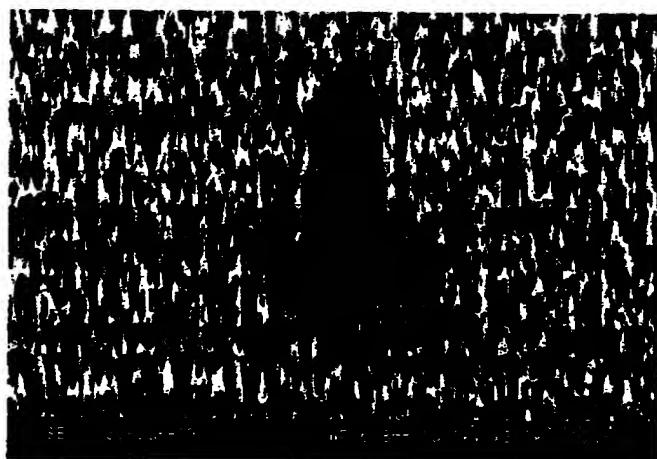


250nm

特2000-264374

【図15】

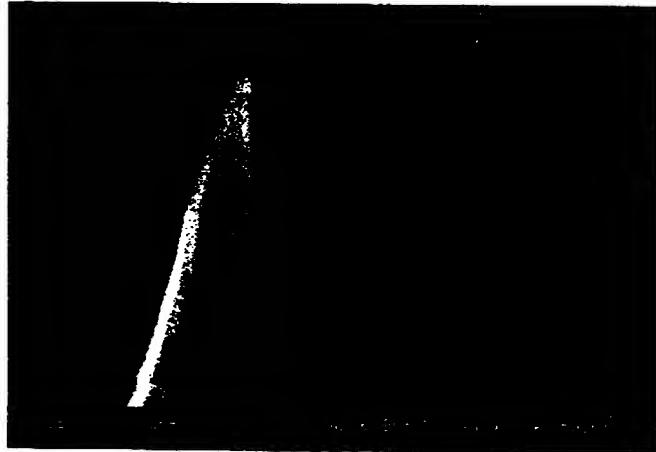
(a)



(b)

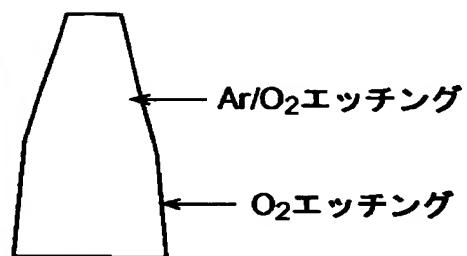


(c)

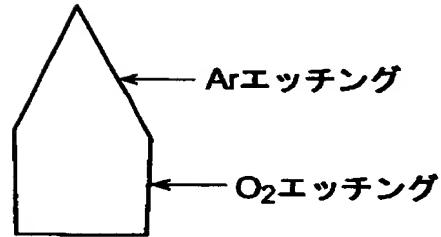


【図16】

(a)



(b)



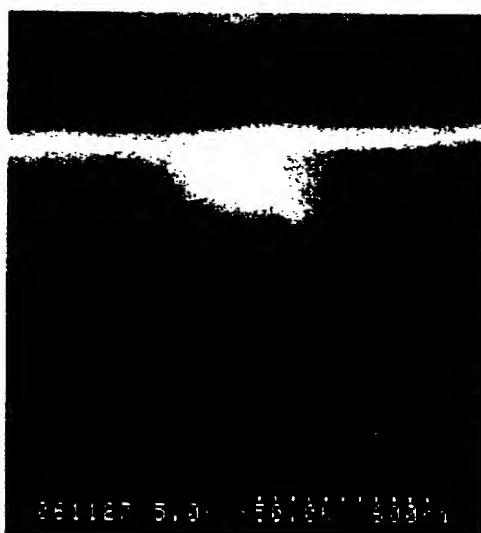
【図17】

(a)

3 μm

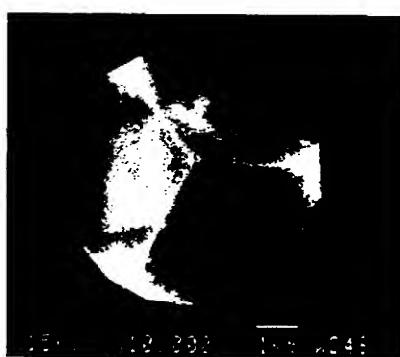


(b)



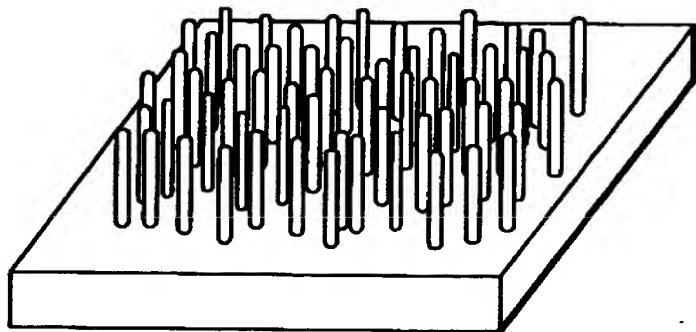
(100) 基板(横から)

(c)



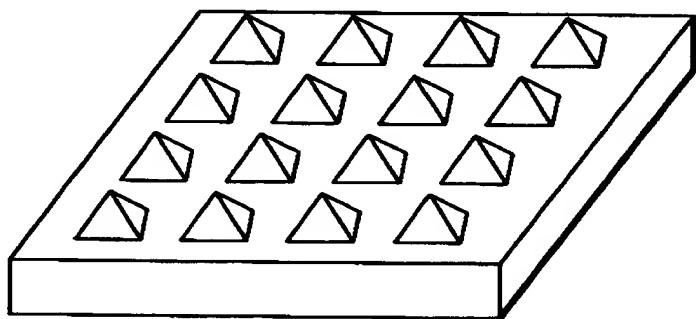
(111) 基板(上から)

【図18】



針状構造

【図19】



ピラミッド構造

【書類名】 要約書

【要約】

【課題】 電子放出部の高さと底面積を独立に制御することができ、且つ、電子放出部の形成位置を制御することができる電子放出素子の製造方法及び電子デバイスを提供すること。

【解決手段】 ダイヤモンドから電子を放出させる電子放出素子20の製造方法において、ダイヤモンド基板21にダイヤモンドの柱状体25を形成する第1ステップ(図1(d))と、柱状体25にエッチング処理を施して、基台部36と当該基台部36よりも先端側に位置して電子が放出される尖鋭部32とを有する電子放出部30を形成する第2ステップ(図1(e))と、を含むことを特徴とする。

【選択図】 図1

出願人履歴情報

識別番号 [000173522]

1. 変更年月日 1990年 8月27日

[変更理由] 新規登録

住 所 愛知県名古屋市熱田区六野2丁目4番1号

氏 名 財団法人ファインセラミックスセンター

出願人履歴情報

識別番号 [000002130]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 大阪府大阪市中央区北浜四丁目5番33号

氏 名 住友電気工業株式会社